Application Note AN055
PROM-Designs für die Module M-AX-16 und M-AX-32

Autor: AH Datei: AN055.DOC (3 Seiten)

Inhaltsverzeichnis:

1. PROM-Desgins für M-AX-16 und M-AX-32 2

1.1. Erzeugung des BOOT-PROMs mit SPRINT 2
1.2. Neukonfiguration per PROM 2
1.3. Übersicht der Designfiles 3
1.4. Zwangs-Reset 3

1. PROM-Desgins für M-AX-16 und M-AX-32

Für den Betrieb der Gate-Array Module M-AX16 und M-AX-32 für SORCUS MODULAR-4/486 Karten muß ein Designfile in das Gate-Array geladen werden (Initialisierung). Das Hilfsprogramm SNW bietet die Möglichkeit, mit Hilfe von INS-Dateien ein Design zu laden. Dies muß nach jedem Einschalten durchgeführt werden, da die Designs der (RAM-basierten) Gate-Arrays nach Abschalten des Rechners verloren gehen.

Durch Einsatz eines seriellen BOOT-PROMs, welches das zu ladende Design enthält, kann ein Modul auch ohne Software initialisiert werden. Auf den Modulen M-AX-16 und M-AX-32 befindet sich ein Steckplatz (8-Pin DIL-Sockel) für ein BOOT-PROM (M-AX-16: IC5, M-AX-32: IC3).

1.1. Erzeugung des BOOT-PROMs mit SPRINT

Als BOOT-PROM sind nur die Bausteine XC1765 von Xilinx einsetzbar. Die Desingfiles haben die Datei-Extension .MCS und müssen als Hex-File im Intellec'86 Format geladen werden (Format 'H'). SPRINT meldet nach dem Programmieren einen Verify-Fehler, der jedoch ignoriert werden kann.

1.2. Neukonfiguration per PROM

Um den Lade-Mechanismus zu aktivieren sind folgende Schritte notwendig:

1. 8-Bit Schreibzugriff auf MBA + 17h
2. 8-Bit Schreibzugriff auf MBA + 15h
3. Mindestens 6µs Pause
4. 8-Bit Schreibzugriff auf MBA + 13h
5. 8-Bit Schreibzugriff auf MBA + 17h
6. 8-Bit Schreibzugriff auf MBA + 14h
7. 8-Bit Schreibzugriff auf MBA + 17h
8. 8-Bit Lesezugriff auf MBA + 1Bh. Wenn Bit 0 = 0 weiter bei 8 (oder Timeout, siehe Kap. 1.4). Wenn Bit 0 = 1, ist das Design vollständig geladen (Dauer: ca. 150 ms).

In Wort 1, Bit 2 des Modul-EEPROMs kann angegeben werden, ob die Initialisierung per PROM vom Betriebssystem (ab Version 3B.04) automatisch durchgeführt werden soll. In Wort-4 des EEPROMs wird die Version des Designfiles eingetragen (Wort-4 = 0: kein PROM vorhanden).

In den EEPROM-Wörtern 16 bis 31 kann zusätzlich eine anwenderspezifische Initialisierung eingetragen werden (siehe Modul-Beschreibung).

Der Download von Designs per Software (SNW) kann auch bei aufgestecktem PROM erfolgen (Kompatibilität). Dazu muß lediglich die Initialisierung per PROM in Wort-1 der EEPROMs abgeschaltet werden (Bit 2 = 0).

1.3. Übersicht der Designfiles

Modultyp	Revision	FPGA	Designfile für SNW	PROM-File	Design-Version
M-AX-16/IO	Rev. A	X3030	IO_A_30.DLG	IO30.MCS	1
M-AX-16/IO	Rev. A	X3042	IO_A_42.DLG	IO42.MCS	1
M-AX-16/IO	Rev. B	X3030	IO_B_30.DLG	IO_B_30.MCS	1
M-AX-16/IO	Rev. B	X3042	IO_B_42.DLG	IO_B_42.MCS	1
M-AX-16/C1	Rev. A	X3090	C1.DLG	C1.MCS	1
M-AX-16/IRQ	Rev. A	X3042	IRQ.DLG	IRQ_1A.MCS	1
M-AX-32/IO	Rev. A	X3042	M32_IO42.DLG	M32_IO42.MCS	1
M-AX-32/IO	Rev. A	X3064	M32_IO64.DLG	MAX32_1.MCS	1
M-AX-32/IO	Rev. A	X3090	M32_IO90.DLG	M32_IO90.MCS	1
M-AX-32/SSI	Rev. B	X3042	SSI.DLG	SSI1D2.MCS	1

1.4. Zwangs-Reset

Ein Zwangs-Reset kann erforderlich sein, wenn am Ende des Lade-Mechanismus ein Timeout-Fehler aufgetreten ist. Dazu sind folgende Schritte notwendig:

1. 8-Bit Schreibzugriff auf MBA + 15h
2. 8-Bit Schreibzugriff auf MBA + 14h
3. Mindestens 6µs Pause
4. 8-Bit Schreibzugriff auf MBA + 17h
5. 8-Bit Schreibzugriff auf MBA + 17h
6. 8-Bit Lesezugriff auf MBA + 1Bh. Wenn Bit 0 = 0 kann der Lade-Mechanismus (siehe Kap. 1.2) durchgeführt werden. Ist Bit 0 = 1, liegt ein Defekt (PROM oder Gate-Array) vor.