

# Application Note AN-0100

## Das CPU-Modul X-MAX-400, Rev. B in Embedded Anwendungen

### **Funktionen der IO-Pins und ihre Kompatibilität zu anderen CPU-Modulen**

#### **Mehrfache Funktionen der Pins und Steckerbelegung (Stecker A und C)**

Die hier angegebene Beschreibung der Pin-Funktionen bezieht sich auf die Verwendung von X-MAX-400 und seinen Derivaten in Embedded Systemen. Auf anderen Trägersystemen sind nicht alle diese Pin-Funktionen sinnvoll zu nutzen, weil entweder die Signale nicht an Steckern herausgeführt, z.B. bei einer MAX6pci Karte, oder schon intern verwendet sind, z.B. bei der MAX2box. Viele der Pins können für mehrere Funktionen konfiguriert.

Die Namen der Pins haben keinen direkten Bezug zu der Funktion der Pins nach Power-On oder nach Grundinitialisierung des Moduls in Mini-OsX bzw. OsX oder Windows CE.

#### **Kompatibilität mit X-MAX-1 und X-MAX-E**

Um ein CPU-Modul X-MAX-E durch ein Nachfolgemodul der Serie X-MAX-400 zu ersetzen, kann die Standard-Variante X-MAX-400 eingesetzt werden. Um ein CPU-Modul X-MAX-1 zu ersetzen, sollte die Variante X-MAX-401 eingesetzt werden, das Pin-kompatibel zum CPU-Modul X-MAX-1 ist, mit folgenden Ausnahmen:

- 1) Einige der Pins von Stecker A und C sind bei X-MAX-401 nicht 5V-kompatibel. Wenn das zu ersetzende Modul X-MAX-1 in einer 3,3V-Umgebung arbeitet und auch die Spannungen an den I/O-Pins von Stecker A und C nicht über dem erlaubten Wert liegt, spielt das keine Rolle, andernfalls müssen die Pins diesbezüglich entsprechend den nachfolgenden Tabellen überprüft werden.
- 2) Nicht alle Pin-Funktionen, die bei X-MAX-1 programmierbar waren, werden von X-MAX-401 unterstützt. Diese Funktionen wurden allerdings auch nicht von einem MDD (Modul-Device-Driver) von SORCUS unterstützt. Sie wurden von Anwendern sehr selten genutzt, so dass ein Umstieg von X-MAX-1 bzw. X-MAX-E auf die neuen Module auch hier normalerweise keine Probleme machen sollte.
- 3) In den folgenden Tabellen ist in der Spalte „**Kompatibel**“ angegeben, inwieweit der jeweilige Pin kompatibel zu X-MAX-1 ist, Erklärung s.u.

**Tabelle 1: Stecker A (I<sup>R</sup>, O<sup>R</sup> bzw. Z<sup>R</sup> zeigt den Zustand nach Reset)**

Pin	X-MAX-E (X-MAX-1)				X-MAX-400 (X-MAX-401)				Kompatibel
	Name	IO	Funktion	Anm.	Name	IO	Funktion [future]	Anm.	
1	TD+ (DCD)	O (I)	10BaseT (RS-232)	5	TX+	O <sup>R</sup>	10/100 (RS-232)	5i	=E (=1)
2	TD- (DSR)	O (I)	10BaseT (RS-232)	5	TX-	O <sup>R</sup>	10/100 (RS-232)	5i	=E (=1)
3	RD+ (RCV)	I (I)	10BaseT (RS-232)	5	RX+	I <sup>R</sup>	10/100 (RS-232)	5i	=E (=1)
4	RD- (RTS)	I (O)	10BaseT (RS-232)	5	RX-	I <sup>R</sup>	10/100 (RS-232)	5i	=E (=1)
5	GND (TMT)	- (O)	GND (RS-232)	-	GND	O <sup>R</sup>	GND (RS-232)	5	=E (=1)
6	RCV (CTS)	I (I)	UART (RS-232)	1	RCV	I <sup>R</sup>	FUART (RS-232)	5	=E (=1)
7	RTS (DTR)	O (O)	UART (RS-232)	1	RTS	O <sup>R</sup>	FUART (RS-232)	57	=E (=1)
8	TMT (Ri)	O (I)	UART (RS-232)	1	TMT	O <sup>R</sup>	FUART (RS-232)	57	=E (=1)
9	CTS (GND)	I (-)	UART (GND)	1	CTS	I <sup>R</sup>	FUART (RS-232)	5	=E (=1)
10	HOST	IO	Logik, bidir.	5U	HOST	I <sup>R</sup> O	GP4	3U331*	=*
11	/WDO	O	Watch-Dog Out	5	/WDO	I <sup>R</sup> O	WDO	5FL	=
12	/MRES	I	Reset-In	?	/MRES	I <sup>R</sup>	MRES	5FL331U	=
13	SPKR	O	Logik	5	SCL	I <sup>R</sup> O	I <sup>2</sup> C SPKR	3FTU331	=*
14	BOOT	I	Logik	23D	SDA	I <sup>R</sup> O	I <sup>2</sup> C	3FU	=
15	GP0	IO	Logik	5	UDD-	I <sup>R</sup> O	UDD-	3F220T	=*
16	/BL1	I	Logik	3U	UDD+	I <sup>R</sup> O	UDD+	3F220uT	
17	SIRIN	I	iRDA	3	iRXD	I <sup>R</sup> O	GP46 SUART FIRRXD	3	=
18	SIROUT	O	iRDA	3	iTXD	I <sup>R</sup> O	GP47 SUART FIRTXD	3	=
19	LED	O	LED-Out	5	LED	I <sup>R</sup> O	SSEX GPxx	3F331	=*
20	IRQ0	I	IRQ-In	5	IRQ0	I <sup>R</sup> O	GPxx	56UF	=
21	P3	-	Power	-	/P1SW	Z <sup>R</sup>	U0PSW (P3)	5U	=
22	BAT	I	Batterie	3	BAT	I <sup>R</sup>	RTC-Batt.	5	=
23	/STRB	O	EPP	5U	/STRB	I <sup>R</sup> O	GP28 ACLK	3FUT	=*
24	/AFDT	O	EPP	5U	/AFDT	I <sup>R</sup> O	GP29 AIN0 UHD+	3FUT	=*
25	PD0	IO	EPP	5	PD0	I <sup>R</sup> O	GP32 AIN1 UHD-	3FT	=*
26	/ERROR	I	EPP	5U	/ERRO R	I <sup>R</sup> O	GP31 ASYN UHOC	3FUT	=*
27	PD1	IO	EPP	5	PD1	I <sup>R</sup> O	GP33 ACRES	5F	=

28	/INIT	O	EPP	5U	/INIT	I <sup>R</sup> O	U05V GPxx	57FT	=
29	PD2	IO	EPP	5	PD2	I <sup>R</sup> O	GP42 BRCV	3	=*
30	/SLCTIN	O	EPP	5U	/SLCTIN	I <sup>R</sup> O	GP24 SSFRM UOD+	3FUT	=*
31	PD3	IO	EPP	5	PD3	I <sup>R</sup> O	GP44 BCTS	3	=*
32	/ACK	I	EPP	5	/ACK	I <sup>R</sup> O	GP25 SSTX UOD-	3FT	=*
33	PD4	IO	EPP	5	PD4	I <sup>R</sup> O	GP83 GP23 SSCK	5F	=
34	BUSY	I	EPP	5	BUSY	I <sup>R</sup> O	GP26 SSRX UOOC	3FT	=*
35	PD5	IO	EPP	5	PD5	I <sup>R</sup> O	GPxx	5F	=
36	PE	I	EPP	5	PE	I <sup>R</sup> O	GPxx	5F	=
37	PD6	IO	EPP	5	PD6	I <sup>R</sup> O	GPxx	5F	=
38	SLCT	O	EPP	5	SLCT	I <sup>R</sup> O	GP45 BRTS	3	=*
39	PD7	IO	EPP	5	PD7	I <sup>R</sup> O	GP43 BTMT	3	=*
40	GND	-	Power	-	GND	O <sup>R</sup>	GND	-	=

**Tabelle 2: Stecker C (I<sup>R</sup>, O<sup>R</sup> bzw. Z<sup>R</sup> zeigt den Zustand nach Reset)**

Pin	X-MAX-E und X-MAX-1				X-MAX-400 und X-MAX-401				Kompa- tibel
	Name	IO	Funktion	Anm.	Name	IO	Funktion [future]	Anm.	
1	RSTDRV	O		3	RESOUT	O <sup>R</sup>	RSTDRV	5FH	=
2	GP16	IO		3	PWM0	I <sup>R</sup> O	GP16 PWM0	3	=
3	GP17	IO		3	MCS1	I <sup>R</sup> O	GP9 MCS1	3	=
4	SUSRES	I		3U	MCS0	I <sup>R</sup> O	GP8 MCS0	3U	=
5	ACIN	I		3	NMI	I <sup>R</sup> O	NMI	5FU	=
6	XTCLK	O		5	NSFRM	I <sup>R</sup> O	GP82 NSFRM	3	=*
7	/BL2	I		3U	MCLK	I <sup>R</sup> O	GP6 MCLK	3U	=
8	XTDATA	I		5	NSCLK	I <sup>R</sup> O	GP81 NSCLK	3	=*
9	JTAG	I		3D	MCMD	I <sup>R</sup> O	MCMD	3	=
10	/MCELA (TCK)			5	MDAT	I <sup>R</sup> O	MDAT	34	=*
11	/MCEHA (TMS)			5	GPRES	I <sup>R</sup> O	GP1 GPRES	3UFLT	=*

12	RSTA (TDI)			5	PSKTSEL	I <sup>R</sup> O	GP54 PSKTSEL	3	==*
13	/REGA (TDO)			5	PREG	I <sup>R</sup> O	GP55 PREG	3D	==*
14	GP18 (VPP2B)			3	NSRXD	I <sup>R</sup> O	GP84 NSRXD	3	=
15	/OE			5	GP0	I <sup>R</sup> O	GP0	3	==*
16	/WE			5	PWM1	I <sup>R</sup> O	GP17 PWM1	3	==*
17	ICDIR			5	NSTXD	I <sup>R</sup> O	GP83 NSTXD	3	==*
18	/CDA			5	GP22	I <sup>R</sup> O	GP22 [LCD17]	3	==*
19	RDYA			5	GP5	I <sup>R</sup> O	GP5 [LCD16]	3	==*
20	WPA/IOIS16			5	PIOS16	I <sup>R</sup> O	GP57 PIOS16	5F	==*
21	BVD2A			5	LCD13	I <sup>R</sup> O	GP71 LCD13 3,6MHz	3	==*
22	BVD1A			5	LCD12	I <sup>R</sup> O	GP70 LCD12 1Hz	3	==*
23	GP14 (VPP1A)			3	LCD11	I <sup>R</sup> O	GP69 LCD11 MCLK	3	=
24	GP15 (VPP2A)			3	LCD10	I <sup>R</sup> O	GP68 LCD10 MCS1	3	=
25	GP13 (VCCA)			3	LCD9	I <sup>R</sup> O	GP67 LCD9 MCS0	3	=
26	GP20 (/CDA2)			5	LCD8	I <sup>R</sup> O	GP66 LCD8	3	==*
27	/LVDD			3	LCD15	I <sup>R</sup> O	GP73 LCD15	3	=
28	/LVEE			3	LCD14	I <sup>R</sup> O	GP72 LCD14 32KHz	3	=
29	FRM			5	LFCLK	I <sup>R</sup> O	GP74 LFCLK	3	==*
30	SCK			5	LPCLK	I <sup>R</sup> O	GP76 LPCLK	3	==*
31	LC			5	LLCLK	I <sup>R</sup> O	GP75 LLCLK	3	==*
32	M			5	LBIAS	I <sup>R</sup> O	GP77 LBIAS	3	==*
33	LCDD7			5	LCD7	I <sup>R</sup> O	GP65 LCD7	3	==*
34	LCDD6			5	LCD6	I <sup>R</sup> O	GP64 LCD6	3	==*

35	LCDD5			5	LCD5	I <sup>R</sup> O	GP63 LCD5	3	=*
36	LCDD4			5	LCD4	I <sup>R</sup> O	GP62 LCD4	3	=*
37	LCDD3			5	LCD3	I <sup>R</sup> O	GP61 LCD3	3	=*
38	LCDD2			5	LCD2	I <sup>R</sup> O	GP60 LCD2	3	=*
39	LCDD1			5	LCD1	I <sup>R</sup> O	GP59 LCD1	3	=*
40	LCDD0			5	LCD0	I <sup>R</sup> O	GP58 LCD0	3	=*

### Erläuterungen zu Spalte „IO“ in Tabelle 1 und 2:

Viele Pins können für mehrere Funktionen konfiguriert werden, sowohl als Ein- wie als Ausgang. Die Einzelheiten finden sich in der Beschreibung zum MDD (Module Device Driver) zu diesem Modul. In der Spalte „IO“ steht ein „I“, wenn der Pin ein Eingang sein kann bzw. ein „O“, wenn er als Ausgang konfiguriert werden kann. Ein hochgestelltes „R“ zeigt zusätzlich an, wie der Pin nach Reset konfiguriert ist. Ein „Z<sup>R</sup>“ bedeutet, dass der Pin nach Reset ein hochohmiger Ausgang ist (= Hi-Z). Als Eingänge konfigurierte Pins sind ebenfalls hochohmig.

### Erläuterungen zu Spalte „Funktionen“ in Tabelle 1 und 2:

Die Namen der Funktionen der Pins geben einen Hinweis auf die Schnittstellen bzw. Devices, dem dieser Pin zugeordnet ist bzw. werden kann. Eine Angabe in ( ) Klammern bedeutet, dass diese Funktion nur durch werksseitige Bestückungsänderung möglich ist:

**10/100: BaseT:** 10BaseT oder 100BaseTx Ethernet

**Axxx:** AC97-Audio- bzw. I2S-Schnittstelle

**Bxxx:** B-UART (= Bluetooth-UART der CPU)

**Fxxx:** F-UART (= Full-UART der CPU)

**FIRxxx:** Fast iRDA

**GPnn:** General Purpose I/O (Input oder Output, meist Interrupt-fähig)

**GPxx:** General Purpose I/O vom FPGA, Funktion noch nicht festgelegt

**Hxxx:** H-UART (= Hardware-UART der CPU)

**Lxxx:** LCD-Display Interface

**Mxxx:** Multi-Media-Card, SD-Card bzw. SDIO-Card

**NSxx:** Net sync. ser. Schnittst. 2, konfigurierbar als SPI, Microwire, etc.

**PWMx:** Pulsweiten-modulierter Ausgang (möglich PWM0 und PWM1)

**Sxxx:** S-UART (= Standard-UART der CPU)

**SSxx:** Sync. ser. Schnittstelle 1, konfigurierbar als SPI, Microwire, etc.

**SIRxxx:** Slow IRDA

**UDxxx:** USB-Device Schnittstelle (in der CPU)

**UHxxx:** USB-Host Schnittstelle (= Host 2)

**UOxxx:** USB-OTG Schnittstelle (= Host 1)

### **Erläuterungen zu Spalte „Anm.“ in Tabelle 1 und 2:**

**U:** on-board Pull-Up Widerstand an 3,3V

**u:** on-board Pull-Up Widerstand per Software zuschaltbar

**D:** on-board Pull-Down Widerstand an GND

**F:** Pin liegt (auch) am FPGA

**L:** Signal ist active Low

**H:** Signal ist active High

**P:** Parallel Port

**T:** Dieser Stecker-Pin ist mit mindestens 2 Signalanschlüssen auf dem Modul verbunden, z.B. mit der CPU und mit dem FPGA. Wenn einer der Anschlüsse als Output konfiguriert werden soll, muss der andere vorher (!) auf Tri-State oder als Input geschaltet werden, um einen möglichen Kurzschluss zu vermeiden, was das Modul zerstören kann. Wenn ausschließlich sog. Module Device Driver (MDD) verwendet werden, ist das gewährleistet. Wenn aber direkt auf on-board Register zugegriffen wird (auch wenn einer der Anschlüsse per MDD angesprochen wird), muß der Anwender selbst dafür Sorge tragen.

**i:** Pin bzw. Schnittstelle ist galvanisch getrennt von GND

**1:** Pin ist bei X-MAX-E per Software umschaltbar als RS-232, RS-422 und RS-485, bei X-MAX-400 und X-MAX-401 immer RS-232.

**2: BOOT:** wenn dieser Pin = 0 oder n.c. (not connected) ist, dann entspricht das bei X-MAX-1 und X-MAX-E „No Boot“. X-MAX-1 und X-MAX-E booten (1. Op-code fetch) dann vom on-board Flash. Wenn dieser Pin = 1 ist, wird von PCMCIA Slot A gebootet.

Bei X-MAX-400 gibt es diese Boot-Möglichkeiten nicht direkt, es wird immer vom on-board Flash gebootet. Danach kann dann über eine .INS Datei im Flash das Boot-Verhalten von X-MAX-1 und X-MAX-E nachgebildet werden.

Der Pin liegt bei X-MAX-400 standardmäßig an SDA der I2C-Schnittstelle, die nach Reset disabled ist. Der Pin liegt damit über einen on-board Pull-Up Widerstand auf log. 1.

**3:** Pin ist 3V-kompatibel, **aber nicht 5V!**

**4:** Pin C10 (= MDAT) vom MMC/SD/SDIO-Card-Interface: Nach Reset ist das MMC/SD/SDIO-Card-Interface im MMC-Mode. Der Pin MDAT ist Input, wenn Multi-Media-Card als SPI konfiguriert ist.

**5:** Pin ist 5V-kompatibel

**6:** Pin-Funktion wird im FPGA per Software umgeschaltet

**7:** Pin kann eine Spannung  $>3,3V$  liefern, abhängig von der Konfiguration

**123 (Ziffernblock mit 3 oder 4 Ziffern):** on-board serieller Vorwiderstand. Der Widerstandswert in Ohm ergibt sich aus den ersten beiden Ziffern, die dritte Ziffer gibt die Anzahl der Nullen. „123“ steht für 12000 Ohm, also 12 Kohm. Angaben vor diesem Ziffernblock beziehen sich direkt auf den Pin, also z.B. eine Angabe „U220“ bedeutet, dass ein Pull-Up Widerstand direkt am Pin liegt und zusätzlich ein Serienwiderstand von 22 Ohm angeschlossen ist. „220U“ dagegen bedeutet, dass der Pull-Up Widerstand nicht direkt am Pin, sondern am anderen Anschluß des Serienwiderstandes liegt.

\*: Weitere Pin-Optionen möglich, siehe Handbuch

### Erläuterungen zu Tabelle 1 und 2, Spalte „Kompatibel“:

In den folgenden Tabellen ist in der Spalte angegeben, inwieweit der Pin kompatibel zu X-MAX-1 oder X-MAX-E ist:

= := Der Pin verhält sich bei X-MAX-400 identisch zu X-MAX-E bzw. bei X-MAX-401 identisch zu X-MAX-1, ausgenommen die Pins A1..A4, die bei X-MAX-400 nur für RS-232 konfigurierbar sind, nicht aber für RS-422 oder RS-485.

=\* := Der Pin verhält sich bei X-MAX-400 identisch zu X-MAX-E bzw. bei X-MAX-401 identisch zu X-MAX-1, ausgenommen die 5V-Kompatibilität

=E := Der Pin verhält sich nur bei X-MAX-401 wie bei X-MAX-1

=E+ := Der Pin ist zusätzlich für weitere Funktionen einsetzbar

[=] := Ähnliches Verhalten möglich (siehe Application Note AN101)

(=) := Kompatibel nach Änderung der Bestückung (nur werksseitig möglich)

## Stand-alone Betrieb: das CPU-Modul X-MAX-400 ohne X-Bus Anbindung

Das CPU-Modul kann auch ohne weitere X-Bus Module allein betrieben werden. Hierzu müssen aber die X-Bus Signale am Stecker B des Moduls wie folgt verschaltet werden.

Die **X-Bus Signale** sollten mit je einem **Pull-Up** Widerstand an 3,3V abgeschlossen werden, z.B. je 470 Ohm, um die Stromaufnahme niedrig zu halten. Die **Pull Down** Widerstände sollten ebenfalls 470 Ohm groß sein.

Der **Quarzoszillator** an XCLK sollte 33 MHz Taktfrequenz haben und kann ein TTL- oder CMOS-Signal liefern. Zur Stromaufnahme bei Versorgung mit 3,3V siehe Technisches Datenblatt des Moduls X-MAX-400.

Die  $\pm 12V$  vom X-Bus (Signale XP12 und XM12) sind auf dem Modul nicht angeschlossen, diese Pins können frei bleiben.

Als **Steckplatz-Nummer** ist 00010001b fest eingestellt (= 11h).

Die sog. **Direct Lines** (Signale XDL0, XDL1 und XDL2) sind ebenfalls auf dem Modul nicht angeschlossen, diese Pins können frei bleiben.

**Tabelle 3: Stecker B (X-Bus Anschlüsse) bei X-MAX-400**

Pin	Name	IO	Funktion	Verschaltung
1	XGND	P	Ground (für Power und Logik)	GND
2	XREQ	IO	X-Bus Request (active Low)	PU
3	XCLK	IO	X-Bus Clock (33 MHz)	33 MHz Quarz Oszillator mit PU
4	XAS	IO	X-Bus Address Strobe (active Low)	PU
5	XP3	P	Power 3,3V	3,3V
6	XRDY	IO	X-Bus Ready (active Low)	PU
7	XC1	IO	X-Bus Command, Address, Data	PU
8	XC0	IO	X-Bus Command, Address, Data (LSB)	PU
9	XP3	P	Power 3,3V	3,3V
10	XC2	IO	X-Bus Command, Address, Data	PU
11	XC3	IO	X-Bus Command, Address, Data	PU
12	XC4	IO	X-Bus Command, Address, Data	PU
13	XC5	IO	X-Bus Command, Address, Data	PU
14	XC6	IO	X-Bus Command, Address, Data	PU
15	XC7	IO	X-Bus Command, Address, Data	PU
16	XLN0	I	Steckplatz-Nr. (LSB)	PU
17	XGND	P	Ground (für Power und Logik)	GND
18	XC8	IO	X-Bus Command, Address, Data	PU
19	XC9	IO	X-Bus Command, Address, Data	PU
20	XC10	IO	X-Bus Command, Address, Data	PU
21	XLN1	I	Steckplatz-Nr.	PD
22	XC12	IO	X-Bus Command, Address, Data	PU
23	XC11	IO	X-Bus Command, Address, Data	PU
24	XC14	IO	X-Bus Command, Address, Data	PU
25	XP3	P	Power 3,3V	3,3V
26	XLN2	I	Steckplatz-Nr.	PD
27	XC13	IO	X-Bus Command, Address, Data	PU
28	XC15	IO	X-Bus Command, Address, Data	PU
29	XTCK	I	JTAG Clock	PU oder JTAG
30	XTMS	I	JTAG TMS	PU oder JTAG

31	XM12	P	Power -12V	i.n.c
32	XLN3	I	Steckplatz-Nr. (MSB)	PD
33	XTDO	O	JTAG TDO	PU oder JTAG
34	XDL0	A	Direct Line 0	i.n.c
35	XP12	P	Power +12V	i.n.c.
36	XDL1	A	Direct Line 1	i.n.c
37	XTDI	I	JTAG TDI	PU oder JTAG
38	XDL2	A	Direct Line 2	i.n.c
39	XGND	P	Ground (für Power und Logik)	GND
40	XRES	IO	X-Bus Reset (active Low)	PU

### Erläuterungen zu Tabelle 3, Spalte „IO“:

P := der Pin dient der Stromversorgung auf dem X-Bus

IO := der Pin kann sowohl Ein- wie Ausgang sein

I := der Pin ist ein Eingang

O := der Pin ist ein Ausgang

A := der Pin kann auch analoge Spannungen zwischen +/-100V tragen (je nach Verwendung)

### Erläuterungen zu Tabelle 3, Spalte „Verschaltung“:

PD := Pull-Down Widerstand an GND

PU := Pull-Up Widerstand an 3,3V

i.n.c. := internally not connected

### Historie des Dokumentes

Datum	Autor	betr.	Änderung
25.10.06	hb	Kapitel Stand-alone	Kleinere Korrekturen
20.10.06	hb	Kapitel Stand-alone	Kapitel neu hinzugefügt
31.1.2005	hb	Spalte IO	„Zustand nach Reset“ und Erläuterung ergänzt
20.10.2004	hb	alles	Dokument-Überschrift ergänzt: AN100_ bezieht sich ausschließlich auf X-MAX-400, Rev. B
20.10.2004	hb	div. Pins an	A19: GP27 entfallen, A20: GP11 entfallen, A23:

		Stecker A	/UHPSW entfallen, A28: GPxx, A35, A36, A37: an GPxx
12.7.2004	hb	Pin A33 Pins A14 und A17	AN100_E.doc: um Funktion GP23 und SSKK ergänzt Pin-Funktion eindeutig, nicht mehr vertauschbar
14.6.2004	hb	alle Pins	Spalte „kompatibel“ durch =* ergänzt
3.6.2004	hb	Pins	Rev. B von X-MAX-400: einige Pull-Ups und Pin-Funktionen an Stecker A und C geändert, z.B. F-UART und B-UART vertauscht.
27.4.2004	hb	Pins	Fehler: A24, A25, A26, A30, A32, A34 nicht am FPGA
27.4.2004	hb	div.	kleinere Textkorrekturen, inhaltlich unverändert
23.4.2004	hb	alles	neu als Application Note AN100 angelegt (von „X-MAX-400_Pin_a.doc“ übernommen)
19.09.05	nr	alles	Formate geändert