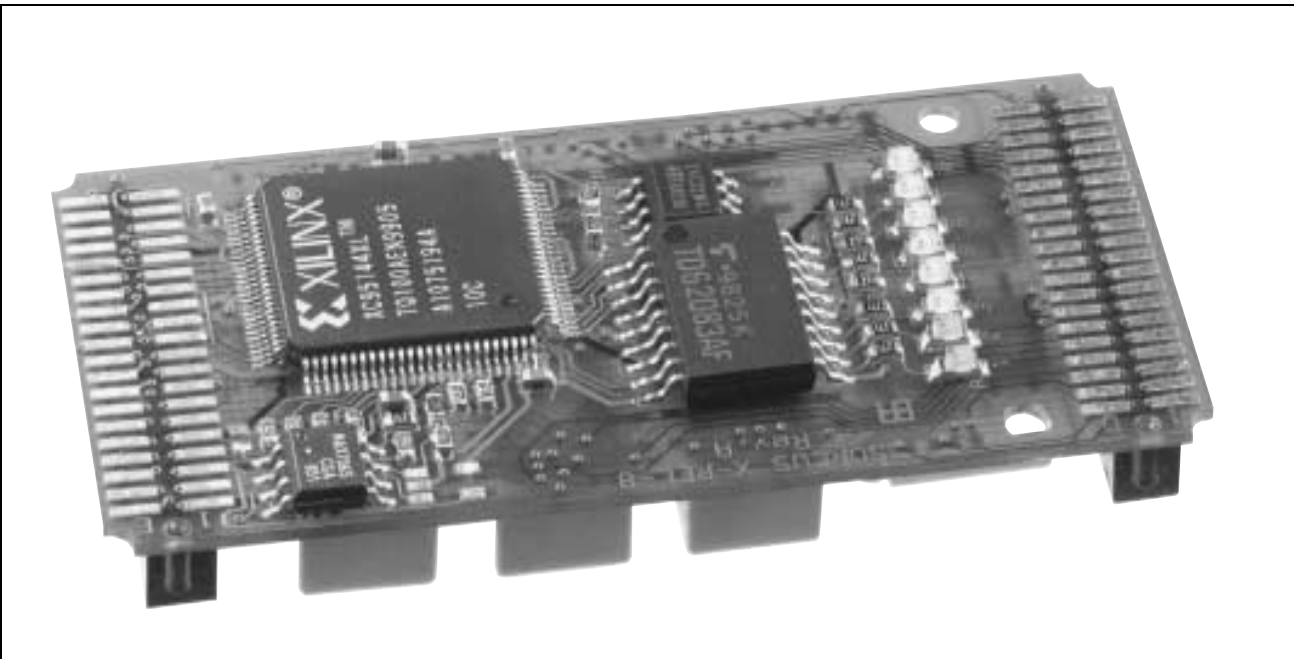


X-SSI-2

2 synchron serielle Schnittstellen



1.1. Synchron Serielles Interface mit 2 Kanälen

Das Modul X-SSI-2 stellt 2 SSI-Kanäle zur Verfügung. Die angeschlossenen Geber werden zeitgleich abgetastet und können anschließend eingelesen werden.

Die Zahl der Bits pro Kanal ist programmierbar von 16 bis 32 Bit, ebenso die Codierung des Ergebnisses (Gray-Code oder binär). Die Taktrate kann zwischen 16 KHz bis 4,1 MHz programmiert werden. Diese Einstellungen gelten für beide Kanäle, d.h., die beiden Geber müssen diesbezüglich identisch sein.

Achtung: Einige Weggeber (z.B. Stegmann) brauchen nach der ersten Taktflanke bis zum Auslesen etwas länger als bei den folgenden Bits. In solchen Fällen muß der Takt sich nach der längeren Zeit richten. Andere Weggeber haben eine Spannungsüberwachung, deren Zustand in einem Datenbit mitgeliefert wird. Ist dieses Bit gesetzt, ist das Ergebnis ungültig. Auch Gray-Codierung ist bei diesen Gebern möglich, weil das Status-Bit im MSB übertragen wird.

Jeder Kanal hat einen eigenen, differentiellen Taktausgang und einen differentiellen Dateneingang. Nach dem Einschalten des Systems ist CLK+ = log. 1, CLK- = log. 0.

1.1.1. Zugriff vom MDD auf die Devices des Moduls

1.1.1.1. Installation

Aus PC-Programmen (z.B. für Steckplatz 1, Layer 0):

Error = max_load_mdd (hModul, 1, 0, 0, 0x8044, NULL, &hMDD);

Befehl in INS-Datei (z.B. für Steckplatz 1, Layer 0):

MAXLOADMDD slot=1 layer=0 progno=8044

1.1.1.2. SSI-Schnittstellen

Das Modul enthält zwei SSI-Kanäle (0 .. 1). Alle Kanäle müssen die gleiche Anzahl Bits haben und mit der gleichen Taktrate arbeiten. Eine Umwandlung von Gray- in Binärformat muss ebenfalls für beide Kanäle gleich eingestellt sein.

Strukturelement	Bedeutung	Werte
<i>.usDevice</i>	Device-Typ	<i>DEVICE_SSI</i>
<i>.usIndexFirst</i>	Index des ersten Device	<i>0 ... 1</i>
<i>.usIndexLast</i>	Index des letzten Device	<i>0 ... 1</i>
<i>.usFlags</i>	Eigenschaften	<i>_CP_EXCLUSIVE</i> (muss gesetzt sein)
<i>.usReadMode</i>	Lesemodus	<i>IO_MODE_DIRECT</i>
<i>.usWriteMode</i>	Schreibmodus	<i>0</i>
<i>.usMode</i>	Modus	<i>0</i>
<i>.usDataMode</i>	Daten-Modus	<i>0</i> <i>XSSI_GRAY_TO_BINARY</i>
<i>.usClock</i>	Taktrate = X-Bus Takt/ <i>usClock</i> /4	<i>1 ... 511</i>
<i>.usBit</i>	Anzahl der Datenbits	<i>2 ... 32</i>

Zugriff

Die Zugriffe auf das Device erfolgen mit:

- `max_read_channel_ulong` (`hChan`, `&ulData`) (Einzelkanal)
- `max_read_channel_block` (`hChan`, `&aulData`) (Mehrkanal)

Anmerkung

Ist bereits ein SSI-Kanal geöffnet und soll ein weiterer Kanal geöffnet werden, so muss dieser die gleichen Einstellungen in `usMode`, `usClock` und `usBit` aufweisen!

1.1.2. Anschlußpins des Moduls

(bezogen auf den Modul-Stecker A)

Kanal	CLK+	CLK-	DATA+	DATA-	GND
SSI-0	1	2	3	4	20
SSI-1	6	7	8	9	40

Alle nicht angegebenen Pins müssen frei bleiben (Pin 5, 10, 11 bis 19, 21 bis 39), sie sind ggfls. intern auf dem Modul angeschlossen. Sie sind für zukünftige Erweiterungen vorgesehen.

1.1.3. Technische Daten

Parameter	Wert	Einheit
Anzahl SSI-Kanäle	2	-
Takt programmierbar (bei X-Bus Takt = 33 MHz)	16,1448 .. 4125	kHz
Länge der Daten programmierbar	2..32	Bit
Codierung, programmierbar	binär, Gray-Code	-
Eingangsspannung (kompatibel mit 5V TTL und 5V, 3,3V und 2,5V CMOS)		
log. 0	< 0,8	V
log. 1	> 2,0	V
Input Leakage Current, max.	10	µA
Ausgangsspannung (kompatibel mit 5V TTL und 3,3V CMOS)		
log. 0, max. (IOL = 8mA)	0,4	V
log. 1, min. (IOH = -4mA)	2,4	V
Ausgangstrom, max. log. 0	- 12	mA
min. log. 1	+ 12	mA
Überspannungsfestigkeit der Eingänge für Impulse < 10 ns und < 200 mA		
	-0,5 .. +5,5	V
	-2,0 .. +7,0	V
Temperatur, Betrieb	0 .. +70	°C
optional (bitte anfragen)	-40 .. +85	°C
Lagerung	-40 .. +120	°C
Luftfeuchtigkeit (Lagerung)	tbd	
Stromaufnahme (3,3 Volt) (die X-Bus Spannungen ± 12 V werden nicht benötigt)	tbd	