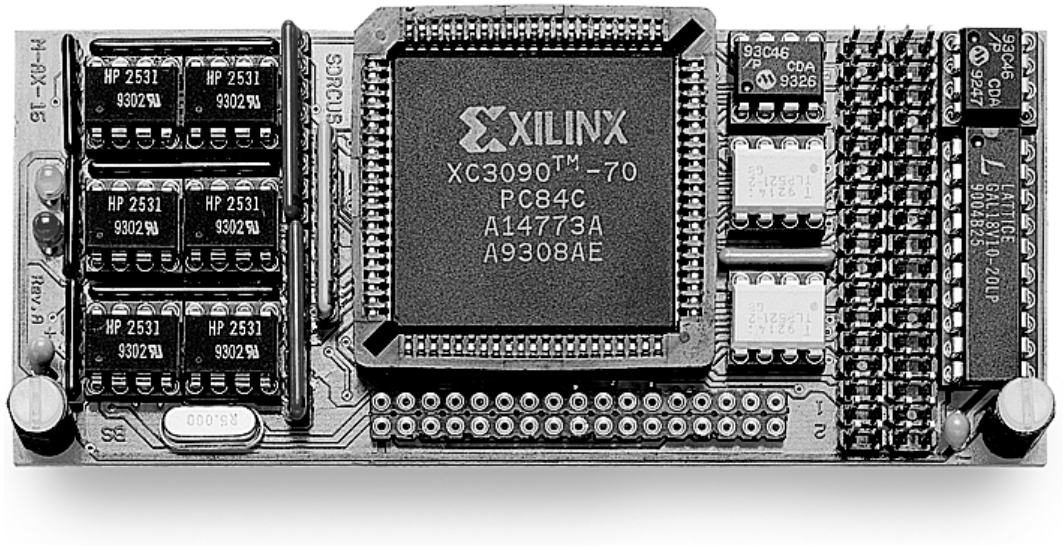
16. M-AX-16

Programmierbares Modul mit Xilinx Gate-Array mit 12 optoentkoppelten Ein- und 4 optoentkoppelten Ausgängen, 2 Kontroll-LEDs



Funktionsbeschreibung **16-3**

Funktionseinheiten 16-4
Laden eines Logik-Designs 16-5
Blockschaltbild 16-6
Technische Daten 16-7
Lieferumfang 16-7

Konfiguration und Einbau **16-8**

Lageplan 16-8
Signalanpassung der Eingänge 16-9
EEPROM-Inhalte 16-9

Steckerbelegung **16-18**

Programmierung mit I/O-Zugriffen **16-19**

Lokale I/O-Adressen 16-19

Funktionsbeschreibung

Das Modul M-AX-16 enthält digitale Ein- und Ausgänge, die an ein Gate-Array auf dem Modul angeschlossen sind. Dieses Gate-Array ist ein IC, das frei programmierbar ist und sehr komplexe Logikschaltungen enthalten kann.

Der Funktionsumfang, der sich mit diesem Modul realisieren läßt, wird aus der Zahl der Gatter deutlich, die das Gate-Array enthält. Es sind bis zu 9000 Gatterfunktionen möglich.

Ein Beispiel eines realisierten Projektes soll das verdeutlichen:

Es wurden drei 20 Bit Zähler realisiert, die per Software für verschiedene Funktionen konfigurierbar sind: Als Zähler, zur Pulsbreitenmessung, Frequenzmessung und zur Messung von Umdrehungsgeschwindigkeiten. Alle Zählerstände können von der Basiskarte aus gleichzeitig ausgelesen werden. Die Zähler können auch zurückgesetzt werden. Außerdem befindet sich in dem Gate-Array noch ein Interrupt-Controller für 12 Kanäle, die für die Zähler und für die externen Eingänge verwendet sind. Die maximale Zählfrequenz beträgt 10 MHz.

Andere Anwendungen können z. B. sein:

- Inkrementalgeberinterfaces, auch mehrachsig
- Bis zu 12 unabhängige Zähler (jeder bis 32 Bit)
- Schnelle bidirektionale Zähler für Roboter (3 Achsen à 32 Bit)
- Serielle Schnittstellen
- Vorladbare Zähler bis 10 MHz Zählrate
- Serielle/Parallele Mustererkennung

Der Anschluß zum SP-Bus, also zur Basiskarte, erlaubt das parallele Lesen und Schreiben von Registern im Gate-Array. Außerdem kann im Gate-Array zusätzlich ein Interrupt-Controller realisiert sein, der optimal an die jeweilige Basiskarte angepaßt ist. Bei einer MODULAR-4/486 Basiskarte kann z. B. der Interrupt-Vektor direkt von einem sog. Slave-Interrupt-Controller auf dem Modul geliefert werden.

Die Programmierung des Gate-Arrays erfordert ein spezielles Entwicklungssystem der Firma Xilinx. Es ist aber möglich, eine Entwicklung werkseitig bei SORCUS durchführen zu lassen. Eine einmal abgeschlossene Entwicklung kann in das Modul fest einprogrammiert werden, so daß es sich anschließend wie eine fest verdrahtete Logik verhält, die keine speziellen Lade- oder Programmiervorgänge erforderlich

macht. Es ist aber auch möglich, unabhängig von einer fest einprogrammierten Logik, diese zu überschreiben und ohne Hardwareänderung andere Funktionen zu realisieren.

Funktionseinheiten

Außer dem Gate-Array, das die eigentliche Funktion des Moduls festlegt, enthält das Modul folgende Funktionseinheiten:

- **12 galvanisch getrennte Multifunktions-Eingänge (IP-0 bis IP-11):**
  - Anpassung an verschiedene Eingangsspannungen mit steckbaren Widerstandsnetzwerken
  - Min. erforderlicher Eingangsstrom (Schwelle, typ.): 6 mA
  - Die maximale Pulsfrequenz am Eingang beträgt standardmäßig 1 MHz, auf Wunsch auch bis 10 MHz
- **4 galvanisch getrennte digitale Ausgänge (OP-0 bis OP-3):**
  - standardmäßig 10 mA max. Ausgangsstrom je Ausgang, auf Wunsch auch bis 80 mA
- **Zwei Kontroll-LEDs**
- **Quarzoszillator als Zeitbasis auf dem Modul**
- **EPROM für eine feste Konfiguration des Gate-Arrays**
- **EEPROM zur Identifikation des Moduls zur Abspeicherung von Initialisierungsdaten**

Laden eines Logik-Designs

Standardmäßig ist das Modul mit einem EPROM bestückt, das ein Logik-Design enthält. Nach dem Einschalten des Systems ist das Gate-Array also programmiert. Wenn Sie jedoch ein anderes Logik-Design verwenden wollen, müssen Sie, bevor Sie das Modul benutzen können, dieses Design mit dem mit der Basiskarte mitgelieferten Hilfsprogramm SNW bzw. SNW32 auf das Modul laden. Diesen Vorgang können Sie auch einfach in Ihre AUTOEXEC.BAT-Datei aufnehmen, so daß Sie nach dem Einschalten immer ein aktuell konfiguriertes Modul vorfinden.

Das Logik-Design muß nur nach dem Einschalten der Spannungsversorgung neu geladen werden. Nach einem Reset ist das nicht nötig! **!**

Das Laden eines Logik-Designs geschieht mit einer Installationsdatei (name.INS). Das ist eine einfache Textdatei mit Befehlen, die von SNW interpretiert werden können (siehe Benutzerhandbuch zur MODULAR-4 Karte, Kapitel 4 und Anhang M). Im einfachsten Fall enthält diese Datei nur zwei Befehle, wie das folgende Beispiel zeigt:

```
M8DEVICE 0380 TIMEOUT = 10 RESET
M8LOADMODUL 02 IO.DLG.
```

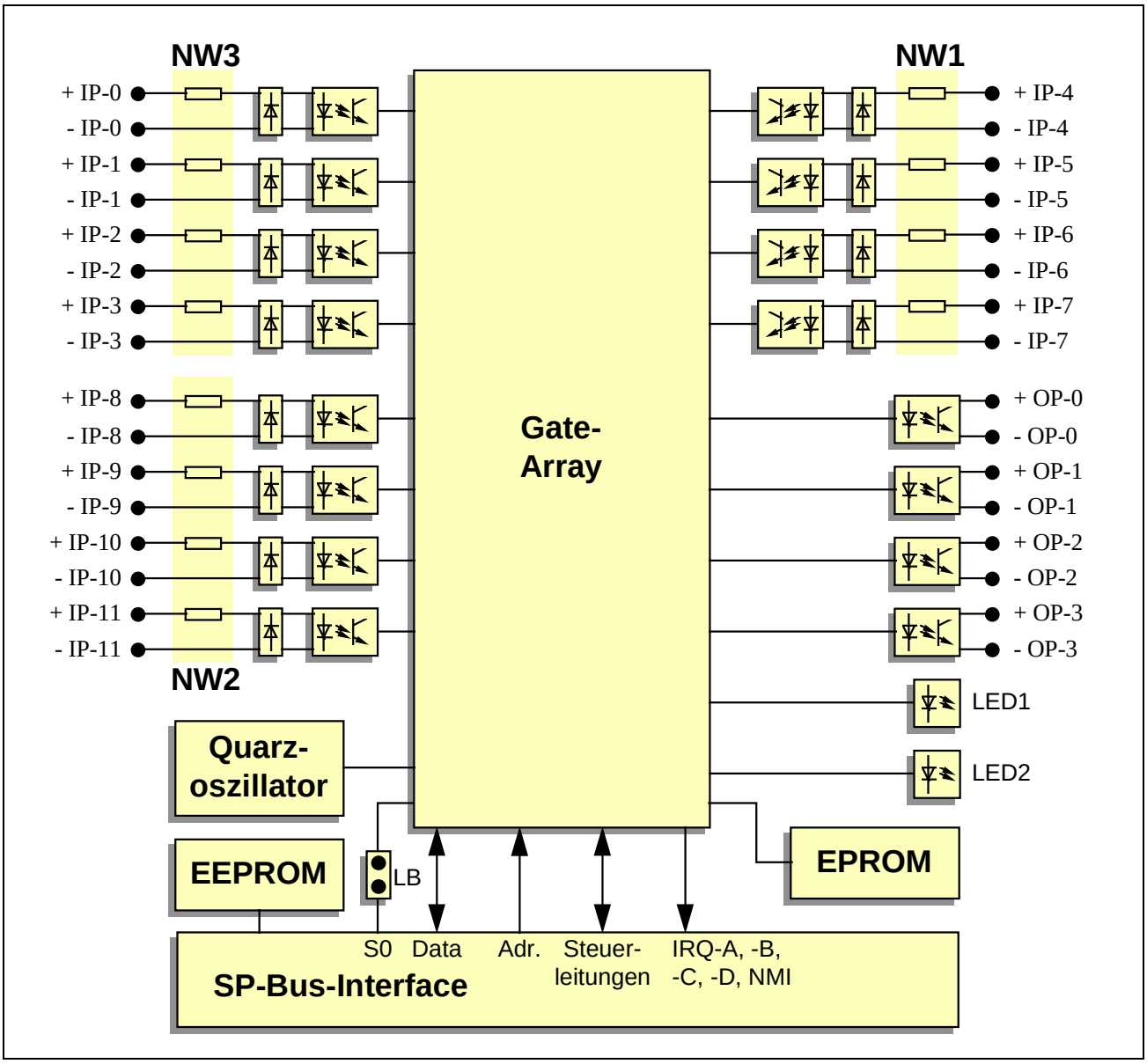
Die erste Zeile wählt eine MODULAR-4/486 Karte mit der Basisadresse 380h an und führt einen Reset der Karte durch. Mit der zweiten Zeile wird ein Modul M-AX-16 auf Steckplatz 2 mit der Design-Datei "IO.DLG" geladen.

Wenn Sie eine andere Basisadresse, einen anderen Modulsteckplatz oder eine andere Design-Datei verwenden wollen, müssen Sie die entsprechenden Parameter natürlich anpassen.

Wenn Sie diese Befehle in einer Datei mit der Erweiterung ".INS" (z. B. "IO.INS") abspeichern und folgenden Zeile in Ihre AUTOEXEC.BAT-Datei aufnehmen, wird das Modul M-AX-16 bzw. das Gate-Array auf diesem Modul nach dem Einschalten automatisch mit dem Design IO-DLG konfiguriert.

```
SNW /i:IO
```

Blockschaltbild



LB = Lötbrücke (werkseitig offen)

Technische Daten

Parameter	Wert	Einheit
Digitale Eingänge (optoentkoppelt)	12	-
davon interruptfähig	12	-
Eingangsstrom, Schwelle, typ. / max.	5 / 10	mA
Schwelle, max. inkl. Langzeitstabilität	10	mA
Abs. Grenzwert, average / peak <1 ms	35 / 50	mA
Eingangsspannung, max.[1 2]	27	V
Trennspannung, max.	500	V
Reverse Input Voltage, max.	5	V
Max. Impulsfrequenz, typ., als Zähleingang [3]	1	MHz
Ausgänge (optoentkoppelt)	4	-
Ausgangsstrom, typ. / max.	10	mA
Ausgangsfrequenz, max.	50	kHz
Versorgungsspannung, von der Basiskarte (±5%)	5	V
Stromaufnahme, von der Basiskarte, typ. [4]	65	mA
Betriebstemperatur (Modultemperatur)	0 bis 70	°C
Abmessungen (L x B x H)	106 x 45 x 15	mm

Lieferumfang

- Modul M-AX-16
- 34-poliger Pfostenstecker für Flachbandkabel
- Sortiment Widerstandsnetzwerke WN-1532
- Datenträger mit div. Bibliotheken und ggf. Beispielprogrammen

1 Mit externen Vorwiderständen können auch größere Eingangsspannungen verarbeitet werden. Die Begrenzung ist durch die max. erlaubte Verlustleistung der steckbaren Widerstandsnetzwerke (z.B. Bourns 4608X, 1000 mW) gegeben.

2 Werkseitig werden die Module mit Widerstandsnetzwerken für 5 Volt Eingangsspannung ausgeliefert.

3 Auch bis 10 MHz lieferbar.

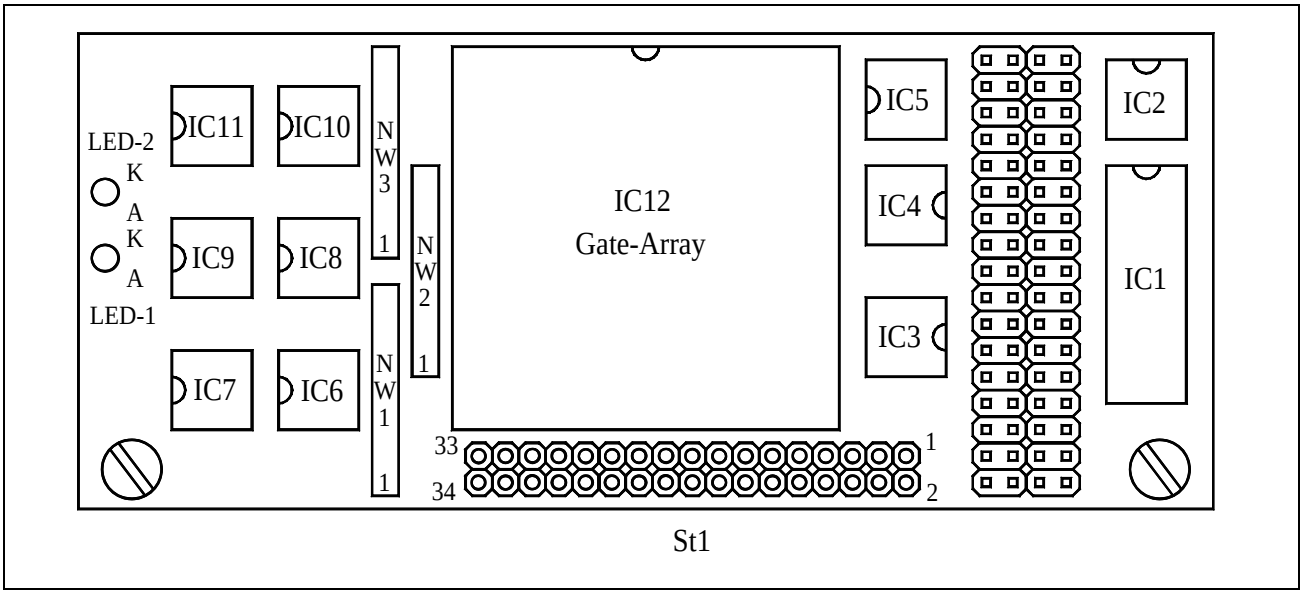
4 Gemessen bei stromlosen Ein- und Ausgängen, LEDs aus.

Konfiguration und Einbau

Folgende Punkte sind zu beachten:

1. Vor dem Einbau des Moduls ist die Signalanpassung der Eingänge mit den Widerstandsnetzwerken vorzunehmen bzw. zu überprüfen (siehe Einführung im Abschnitt 'Digitaleingänge').
2. Alle anderen Einstellungen und Konfigurationen werden nach dem Einbau des Moduls per Software vorgenommen. Das Modul enthält keine Jumper.

Lageplan



Zuordnung von Ein- und Ausgängen, Netzwerken (NWx) und Optokopplern (ICx):

	Eingang												**Ausgang**			
	0	1	2	3	4	5	6	7	8	9	10	11	0	1	2	3
Netzwerk	3	3	3	3	2	2	2	2	1	1	1	1	-	-	-	-
Optokoppler	7	9	11	11	7	9	6	8	10	10	6	8	3	3	4	4

Signalanpassung der Eingänge

Je 4 der 12 Optokoppler-Eingänge können über ein steckbares Widerstandsnetzwerk an unterschiedliche Eingangsbedingungen angepaßt werden (je ein 8-poliges Single-In-Line Netzwerk (SIL-8) für die Eingänge IP-0 bis IP-3, IP-4 bis IP-7 und IP-8 bis IP-11). Die Lage der Netzwerke auf dem Modul geht aus dem Lageplan auf Seite 16-8 hervor.

Natürlich können auch unterschiedliche Netzwerke auf einem Modul eingesetzt werden. Beachten Sie dazu bitte die Zuordnung der Netzwerke zu den Eingängen (siehe Blockschaltbild auf Seite 16-6).

Weitere Einzelheiten hierzu finden Sie in der Einführung im Abschnitt 'Digitaleingänge'.

EEPROM-Inhalte

Die Konfigurationsdaten im EEPROM sind Informationen für die Basiskarte, um das Modul zu identifizieren und z. B. bestimmte Register auf dem Modul zu setzen. Das EEPROM enthält nicht die Daten, die die Funktion des Gate-Arrays bestimmen (die sind in einem EPROM auf dem Modul oder werden von der Basiskarte nach einem Reset in das Gate-Array geladen).

Aber auch die meisten Daten im EEPROM sind abhängig von der jeweiligen Funktion des Moduls und können deshalb hier nicht allgemein angegeben werden. Nur 12 (von 32) Wörtern im EEPROM sind für alle Versionen des Moduls gültig und werden hier beschrieben.

Es ist aber trotzdem möglich, auch den anwendungsspezifischen Teil des Moduls nach einem Reset vom Betriebssystem entsprechend den Angaben im EEPROM initialisieren zu lassen. Das wird mit Hilfe der Wörter 16 bis 31 des EEPROMs gemacht. Jedes Wort kann eine I/O-Adresse (relativ zur Basisadresse des Moduls) und ein Datenbyte enthalten. Jedes durch ein gesetztes Bit als aktiv gekennzeichnete Wort wird vom Betriebssystem erkannt und die zugehörige I/O-Adresse gelesen oder das Datenbyte im selben Wort des EEPROMs an die Adresse geschrieben (s.u.).

Werkseitig ist bereits eine Konfiguration im EEPROM voreingestellt:

WORT	Binär		Hex.	Bedeutung (Kurzinfo)
0	0010 0010	0010 0101	2225h	Modultyp M-AX-16, Rev. B
1	0000 0000	0000 0001	0001h	Initialisierung
2	1110 1111	1111 1111	efffh	Bestückung
3	0000 0101	0000 0000	0500h	Quarzfrequenz
4	0000 0000	0000 0000	0000h	EPROM-Version
5	0000 0000	0000 0000	0000h	GAL-Version
6	0000 0000	0000 0100	0004h	Gate-Array (Typ und max. Frequenz)
7	0001 0001	0001 0001	1111h	Typ der Optokoppler
8	0001 0001	0001 0001	1111h	Typ der Optokoppler
9	0000 0010	0111 0000	0270h	Widerstandsnetzwerk NW3
10	0000 0010	0111 0000	0270h	Widerstandsnetzwerk NW2
11	0000 0010	0111 0000	0270h	Widerstandsnetzwerk NW1
12	0000 0000	0000 0000	0000h	Reserviert
...	...	...	...	...
15	0000 0000	0000 0000	0000h	Reserviert
16	0000 0000	0000 0000	0000h	Anwendungsspezifische Initialisierung
...	...	...	...	...
31	0000 0000	0000 0000	0000h	Anwendungsspezifische Initialisierung

WORT-0: Typ und Version des Moduls (darf nicht geändert werden)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	1	0	0	0	1	0	0	0	1	0	0	1	0	1	WORT-0: Kennung
								0	0	1	0	0	1	0	1	Modultyp: 37 = M-AX-16
				0	0	1	0									Revision: 1 = A, 2 = B, 3 = C, etc.
			0													Reserviert
0	0	1														Kennung

WORT-1: Initialisierung

In diesem Wort kann eingestellt werden, ob das Modul nach dem Einschalten und nach einem Hardware-Reset der Basiskarte entsprechend den Eintragungen im EEPROM initialisiert werden soll (Bit-0 = 1) oder nicht (Bit-0 = 0).

Mit Bit-2 wird festgelegt, ob nach einem Reset der Basiskarte das im evtl. auf dem Modul vorhandene EPROM gespeicherte Logik-Design automatisch in das Gate-Array geladen wird (Bit-2 = 1) oder nicht (Bit-2 = 0).

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	WORT-1: Initialisierung
																geändert am: von:
															1	Init nach Reset: 0 = nein, 1 = ja
														0		Reserviert
													0			Gate-Array nach Reset laden: 0 = nein, 1 = mit Design aus EPROM
0	0	0	0	0	0	0	0	0	0	0	0	0				Reserviert

WORT-2: Bestückung

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	WORT-2: Bestückung (werks. Einst.)
																geändert am: von:
															1	Antiparallele Diode an IP-0: 1 = ja
														1		Antiparallele Diode an IP-1: 1 = ja
													1			Antiparallele Diode an IP-2: 1 = ja
												1				Antiparallele Diode an IP-3: 1 = ja
											1					Antiparallele Diode an IP-4: 1 = ja
										1						Antiparallele Diode an IP-5: 1 = ja
									1							Antiparallele Diode an IP-6: 1 = ja
								1								Antiparallele Diode an IP-7: 1 = ja
							1									Antiparallele Diode an IP-8: 1 = ja
						1										Antiparallele Diode an IP-9: 1 = ja
					1											Antiparallele Diode an IP-10: 1 = ja
				1												Antiparallele Diode an IP-11: 1 = ja
			0													Lötbrücke LB: 1 = verbunden
		1														LED-1: 0 = nein, 1 = ja
	1															LED-2: 0 = nein, 1 = ja
1																GA-Typ: 0 = 3020, 3030 oder 3042 1 = 3064, 3090 oder 3095

WORT-3: Quarzfrequenz

Die Angabe erfolgt mit 4 Ziffern in MHz mit 2 Vorkomma- und 2 Nachkommastellen. 4,9152 MHz würde also aufgerundet auf 4,92 und mit 4 Dezimalziffern 0492 (= 0492h) eingegeben. 0000h bedeutet, daß der Quarzoszillator nicht bestückt ist. Die folgende Angabe 0500h bedeutet 5 MHz.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	WORT-3: Quarzfrequenz (werks. Einst.)
																geändert am: von:
												0	0	0	0	2. Ziffer nach Komma
								0	0	0	0					1. Ziffer nach Komma
				0	1	0	1									2. Ziffer
0	0	0	0													1. Ziffer

WORT-4: Version des Gate-Array Designs im EPROM

Wenn 0000h eingetragen ist, ist kein EPROM vorhanden. Für Version "1C" würde z. B. 3143h eingetragen.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	WORT-4: EPROM (werks. Einst.)
																geändert am: von:
								0	0	0	0	0	0	0	0	ASCII-Zeichen Buchstabe
0	0	0	0	0	0	0	0									ASCII-Zeichen Ziffer

WORT-5: GAL-Version

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	WORT-5: GAL (werks. Einst.)
																geändert am: von:
								0	0	0	0	0	0	0	0	Version: 0 = A, 1 = B, etc.
0	0	0	0	0	0	0	0									Reserviert

WORT-6: Gate-Array, Typ und max. Frequenz

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	WORT-6: Gate-Array-Typ (werks. Einst.)
																geändert am: von:
								0	0	0	0	0	1	0	0	Typ: 0 = 3020, 1 = 3030, 2 = 3042, 3 = 3064, 4 = 3090, 5 = 3095
0	0	0	0	0	0	0	0									Toggle-Frequenz: 0 = 50 MHz, 1 = 70 MHz, 2 = 100 MHz

WORT-7 und WORT-8: Typ der Optokoppler

Es sind jeweils 2 Optokoppler in einem IC, sowohl bei den Ein- wie auch bei den Ausgängen. Die Zuordnung der Eingangs-Widerstands-Netzwerke zu den Eingängen und den Optokopplern finden Sie beim Lageplan auf Seite 16-8.

Eingangs-Optokoppler: 0 = keiner, 1 = xx2531, 2 = xx2631, 3 = xx2731

Ausgangs-Optokoppler: 0 = keiner, 1 = TLP521, 2 = TLP627

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	WORT-7: Typ Optokoppler (werks. Einst.)
																geändert am: von:
												0	0	0	1	IC6 (IP-6 und IP-10)
								0	0	0	1					IC7 (IP-0 und IP-4)
				0	0	0	1									IC8 (IP-7 und IP-11)
0	0	0	1													IC9 (IP-1 und IP-5)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	WORT-8: Typ Optokoppler (werks. Einst.)
																geändert am: von:
												0	0	0	1	IC10 (IP-8 und IP-9)
								0	0	0	1					IC11 (IP-2 und IP-3)
				0	0	0	1									IC3 (OP-0 und OP-1)
0	0	0	1													IC4 (OP-2 und OP-3)

WORT-9 bis WORT-11: Hardware-Konfiguration (Netzwerke)

Der Widerstandswert der Netzwerke NW3, NW2 und NW1 wird hier (in Ohm) eingetragen. Die Zuordnung der Netzwerke zu den Eingängen finden Sie beim Lageplan auf Seite 16-8.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	1	0	0	1	1	1	0	0	0	0	WORT-9: NW3 in Ω (werks. Einst.)
																geändert am: von:
												0	0	0	0	letzte Ziffer
								0	1	1	1					3. Ziffer
				0	0	1	0									2. Ziffer
0	0	0	0													1. Ziffer

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	1	0	0	1	1	1	0	0	0	0	WORT-10: NW2 in Ω (werks. Einst.)
																geändert am: von:
												0	0	0	0	letzte Ziffer
								0	1	1	1					3. Ziffer
				0	0	1	0									2. Ziffer
0	0	0	0													1. Ziffer

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	1	0	0	1	1	1	0	0	0	0	WORT-11: NW1 in Ω (werks. Einst.)
																geändert am: von:
												0	0	0	0	letzte Ziffer
								0	1	1	1					3. Ziffer
				0	0	1	0									2. Ziffer
0	0	0	0													1. Ziffer

WORT-16 bis WORT-31: Anwendungsspezifische Initialisierung

Die Wörter 16 bis 31 enthalten je eine I/O-Adresse, relativ zur Modulbasisadresse MBA, und ein Datenbyte. Bit-15 bestimmt, ob dieses Wort vom Betriebssystem weiter ausgewertet werden soll (Bit-15 = 1) oder nicht (Bit-15 = 0). Wenn Bit 15 = 1 ist, dann gibt Bit-14 an, ob von der angegebenen I/O-Adresse nur gelesen werden soll (das Ergebnis wird verworfen) oder ob sie mit dem in Bit 0 bis 7 angegebenen Datenbyte beschrieben werden soll.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	WORT-16 bis WORT-31:(werks. Einst.) Register-Initialisierung
																geändert am: von:
								0	0	0	0	0	0	0	0	Datenbyte
			0	0	0	0	0									relative I/O-Adresse
		0														Reserviert
	0															0 = lesen, 1 = schreiben
0																0 = ungültig, 1 = gültig

Steckerbelegung

Das Modul wird über einen 34-poligen (2 x 17) Steckverbinder und ein entsprechendes Flachbandkabel mit der Außenwelt verbunden.

Die Belegung des Steckers ist so gewählt, daß unter Verzicht auf einige Eingänge auch z. B. ein 26-, 20-, 16- oder 10-poliges Flachbandkabel verwendet werden kann.

Pin	Signal[1]
1	- OP-0
2	+ OP-0
3	- OP-1
4	+ OP-1
5	- OP-2
6	+ OP-2
7	- OP-3
8	+ OP-3
9	- IP-0
10	+ IP-0
11	- IP-1
12	+ IP-1
13	- IP-2
14	+ IP-2
15	- IP-3
16	+ IP-3
33	(Vcc)[2]

Pin	Signal[1]
17	- IP-4
18	+ IP-4
19	- IP-5
20	+ IP-5
21	- IP-6
22	+ IP-6
23	- IP-7
24	+ IP-7
25	- IP-8
26	+ IP-8
27	- IP-9
28	+ IP-9
29	- IP-10
30	+ IP-10
31	- IP-11
32	+ IP-11
34	(Ground)[2]

[1] Bei den Ausgängen OP-0 bis OP-3 bezeichnet - den Emitter, + den Collector des Ausgangsoptokopplers (NPN-Transistor).
Bei den Eingängen IP-0 bis IP-11 bezeichnet + die Anode der LED des Optokopplers, - die Kathode.

[2] Pin 33 und 34 müssen unbeschaltet bleiben. Pin 33 kann über Widerstand R24 (auf Lötseite neben Pin 33 von St1) an +5 Volt der Basiskarte bzw. des PC gelegt werden. Pin 34 liegt immer an Masse der Basiskarte bzw. des PC.

Programmierung mit I/O-Zugriffen

Die Adressen MBA+00h bis MBA+11h (= MBA+17) sind bei diesem Modul für anwendungsspezifische Aufgaben entsprechend dem jeweiligen Gate-Array Design freigegeben. Es könnten also im Gate-Array bis zu 36 8-Bit-Register realisiert sein (max. 18 Leseregister und 18 Schreibregister). Welche Register belegt sind und welche Funktion sie haben, hängt vom jeweiligen Logik-Design ab. Sie sind in den folgenden Kapiteln, die die verschiedenen fertig verfügbaren Logik-Designs für dieses Modul behandeln, beschrieben.

Alle anderen Adressen ab MBA+12h (= MBA+18) sind für das Laden des Logik-Designs in das Gate-Array und für Testzwecke vorgesehen. Ein Ansprechen dieser Register kann für die Funktion des Moduls unvorhersehbare Effekte zur Folge haben und ist unter allen Umständen zu vermeiden. Schlimmstenfalls kann aber die Konfiguration im Gate-Array gelöscht werden.

Lokale I/O-Adressen

Adresse	Zugriff	Funktion
MBA+00h	R8	Read-Register 0 im Gate-Array, Funktion entspr. Logik-Design
MBA+00h	W8	Write-Register 0 im Gate-Array, Funktion entspr. Logik-Design
MBA+01h	R8	Read-Register 1 im Gate-Array, Funktion entspr. Logik-Design
MBA+01h	W8	Write-Register 1 im Gate-Array, Funktion entspr. Logik-Design
MBA+...	...	...
MBA+11h	R8	Read-Register 17 im Gate-Array, Funktion entspr. Logik-Design
MBA+11h	W8	Write-Register 17 im Gate-Array, Funktion entspr. Logik-Design

Notizen