21. M-AX-32/IO

32 digitale I/O-Kanäle, TTL-kompatibel

Funktionsbeschreibung **21-2**

Technische Daten 21-2

Konfiguration und Einbau **21-3**

EEPROM-Inhalte 21-3

Programmierung mit I/O-Zugriffen **21-4**

Lokale I/O-Adressen 21-4

Funktionsbeschreibung

Das Modul M-AX-32 mit einem Logik-Design "M32_IOxx.DLG" (xx richtet sich nach dem eingesetzten Gate-Array) enthält 32 digitale Kanäle, die in 4 Gruppen (A bis D) organisiert sind, wobei jeder Gruppe 8 I/O-Kanäle zugeordnet sind.

Die acht Kanäle jeder Gruppe können per Software als Ein- oder Ausgänge konfiguriert werden.

Bei einer Konfiguration als Ausgänge kann zusätzlich festgelegt werden, ob diese als **Standard-TTL** oder als **Open Collector** (Ausgang hochohmig oder niederohmig) verwendet werden sollen.

! *Beachten Sie bitte, daß bei Verwendung von Open-Collector-Ausgängen die Definition der Pegel von der in der Einführung im Abschnitt 'Digitalausgänge' angegebenen Vereinbarung abweicht. Dabei entspricht eine logische 1 einem (gegen Masse) niederohmigen und eine logische 0 einem hochohmigen Ausgang. Bei Totem-Pole-Ausgängen entspricht log. 1 High, log. 0 Low!*

Über ein weiteres Register läßt sich zusätzlich die auf dem Modul eingebaute LED schalten.

Technische Daten

Die nachfolgenden technischen Daten ergänzen die technischen Daten, die in der allgemeinen Beschreibung des Moduls M-AX-32 angegeben sind. Die genauen Daten wie Stromaufnahme und Abmessungen des Moduls etc., finden Sie dort.

Parameter	**Wert**	**Einheit**
Anzahl der I/O-Kanäle	32	-
Gate-Array-Typ, eines von	XC3030	-
	XC3042	-
	XC3064	-
	XC3090	-
Quarzfrequenz (auf dem Modul)	5	MHz

Konfiguration und Einbau

Alle Einstellungen auf dem Modul werden per Software vorgenommen. Nach dem Einschalten der Spannungsversorgung ist das Modul standardmäßig durch das IO-Design im EPROM konfiguriert. Wenn Sie eine aktuellere Version verwenden wollen, muß das Modul zunächst - wie in der Beschreibung zum Modul M-AX-32 im Abschnitt 'Laden eines Logik-Designs' erklärt - mit einem Logik-Design geladen werden. Beim M-AX-32/IO gibt es Logik-Designs für verschiedene Gate-Array-Typen. Der folgenden Tabelle entnehmen Sie, welche Datei Sie für welches Gate-Array verwenden müssen.

Gate-Array-Typ	Dateiname
XC3030	M32_IO30.DLG
XC3042	M32_IO42.DLG
XC3064	M32_IO64.DLG
XC3090	M32_IO90.DLG

EEPROM-Inhalte

Die Einstellung von WORT-0 bis WORT-15 ist für alle M-AX-32 Module gleich. Sie finden die Darstellung in der Beschreibung zum Modul M-AX-32 im Abschnitt 'EEPROM-Inhalte'. Die designspezifischen Worte 16 bis 31 dürfen nicht verändert werden.

Programmierung mit I/O-Zugriffen

Lokale I/O-Adressen

Adresse	Zugriff[1]	Funktion
MBA+05h	R8	Reset des Moduls auslösen
MBA+00h	W8	Konfiguration der I/O-Gruppen: Bit-0: IOP-0 bis IOP-7 Bit-1: IOP-8 bis IOP-15 Bit-2: IOP-16 bis IOP-23 Bit-3: IOP-24 bis IOP-31 Bit 4 bis 7 = 0 Bit = 0: IOPs sind Eingänge Bit = 1: IOPs sind Ausgänge
MBA+06h	W8	Konfiguration der Ausgänge (nur falls die entsprechende Gruppe als Ausgänge konfiguriert wurde): Bit-0: IOP-0 bis IOP-7 Bit-1: IOP-8 bis IOP-15 Bit-2: IOP-16 bis IOP-23 Bit-3: IOP-24 bis IOP-31 Bit 4 bis 7 = 0 Bit = 0: Standard-TTL Bit = 1: Open Collector
MBA+01h	W8	Ausgänge setzen: Bit-0: IOP-0 ... Bit-7: IOP-7

[1] R = Lesezugriff
W = Schreibzugriff
8 = 8-Bit-Zugriff
x = Daten sind ohne Bedeutung bzw. werden verworfen

Adresse	**Zugriff**[1]	**Funktion**
MBA+02h	W8	Ausgänge setzen: Bit-0: IOP-8 ... Bit-7: IOP-15
MBA+03h	W8	Ausgänge setzen: Bit-0: IOP-16 ... Bit-7: IOP-23
MBA+04h	W8	Ausgänge setzen: Bit-0: IOP-24 ... Bit-7: IOP-31
MBA+00h	R8x	Alle Eingänge zwischenspeichern
MBA+01h	R8	Zustände der Eingänge aus dem Zwischenspeicher lesen: Bit-0: IOP-0 ... Bit-7: IOP-7
MBA+02h	R8	Zustände der Eingänge aus dem Zwischenspeicher lesen: Bit-0: IOP-8 ... Bit-7: IOP-15
MBA+03h	R8	Zustände der Eingänge aus dem Zwischenspeicher lesen: Bit-0: IOP-16 ... Bit-7: IOP-23
MBA+04h	R8	Zustände der Eingänge aus dem Zwischenspeicher lesen: Bit-0: IOP-24 ... Bit-7: IOP-31
MBA+05h	W8	LED schalten: Zustand in Bit-0 0 = LED aus 1 = LED an

Notizen