C. Lokale I/O-Adressen

Die folgende Aufstellung soll als Übersicht dienen. Wenn Sie eigene Anwendungsprogramme in x86-Assembler oder in anderen Sprachen schreiben wollen, finden Sie hierzu Hinweise und Beispiele in den Kapiteln 7, 8, 9 und 10 dieses Handbuchs.

Die V20-CPU auf der Karte kann alle Programme, die für 8086 oder 80186 geschrieben sind, verarbeiten, sofern nicht interne 80186-I/O-Devices (Timer etc.) verwendet werden. Die CPU-internen Register sind hier nicht aufgeführt. Bitte benutzen Sie hierfür die umfangreiche Literatur, die zu diesem Thema auf dem Markt erhältlich ist.

Auf alle Devices wird mit 8 Bit oder 16 Bit (PC-Schnittstelle, AD-Wandler, DA-Wandler und RAM) zugegriffen. Der Zugriff auf einige Devices ist komplexer und sollte nur über die System-Subroutinen erfolgen. Die Devices auf der Karte werden alle mit I/O-Adressen von 00h bis ffh angesprochen.

Alle Adressenangaben sind hexadezimal. Die Angaben in der Spalte "Zugriff" zeigen die erlaubten Zugriffe an, ein angehängtes "x" bedeutet, daß die gelesenen bzw. geschriebenen Daten ungültig bzw. ohne Bedeutung sind:

8 = nur Byte-Zugriff ist erlaubt

16 = nur Wort-Zugriff ist erlaubt

W = nur Schreibzugriffe sind erlaubt

R = nur Lesezugriffe sind erlaubt

RW = Schreib- und Lesezugriffe sind erlaubt

x = gelesene bzw. geschriebene Daten sind ohne Bedeutung

PC-Schnittstelle

Adresse	Zugriff	Funktion
8ah	R8	Status: Bit 0 = RBF[1], Bit 1 = DLM Bit 6 = DLP, Bit 7 = TBF[1]
80h	W16	Sende Datenwort an PC
88h	R16	Lies Datenwort von PC
86h	W8x	Setze Device Locking Bit DLP = 0
87h	W8x	Setze Device Locking Bit DLP = 1

nach Reset sind alle Bits = 0

PC-Interrupt und PC-DMA

Adresse	Zugriff	Funktion
84h	W8	PC-DMA-Kanal und Funktion anwählen Bit 0 und 1: Kanalnr.: 0 1 3 Bit 4: 0-Wait 0 = ohne 0-Wait 1 = mit 0-Wait Bit 5: Richtung: 0 = Multi-LAB/2 ⇒ PC 1 = PC ⇒ Multi-LAB/2 Bit 6: 0 = DMA disabled, 1 = DMA enabled Bit 7: 0 = DMA not connected, 1 = DMA connected
85h	W8	PC-Interrupt-Kanal und Funktion Bit 0 bis 3: Kanalnr.: 3 5 9 10 11 12 15

Bit 7	Bit 6	Bit 5	Bit 4	RBF	PC-Interrupt-Leitung
x	0	x	x	x	nicht verbunden (hochohmig)
0	1	0	x	x	1
x	1	1	x	x	0
1	1	0	x	1	0
1	1	0	x	0	1

(x = 0 oder 1)

nach Reset sind alle Bits = 0

[1] RBF und TBF sind aus der Sicht der Karte zu verstehen. Daher sind sie gegenüber Kapitel 11, in dem diese Register aus der Sicht des PCs beschrieben sind, vertauscht.

Interrupt-Controller

Adresse	Zugriff	Funktion
03h	W8	Interrupt Mask Register setzen (Bit = 0: gesperrt, 1: freigegeben) Bit 0: IP-0 Bit 1: IP-1 Bit 2: PC-RBF Bit 3: TIMER-A Bit 4: TIMER-B-UP Bit 5: TIMER-B-DOWN Bit 6: SIO-RBF Bit 7: nicht benutzt
07h	R8	Interrupt Mask Register lesen (Bitzuordnung s.o.)
04h	W8	Interrupt-Pending löschen (Bitzuordnung s.o.) (Bit = 0: nicht löschen, 1: löschen)
05h	W8	Aktive Interrupt-Flanke setzen (ab FPGA (IC21)-Version 6: Flankendefinition umgekehrt (siehe C-11)) Rev. A: Bit 2: IP-0, Bit 3: IP-1: 0 = pos. Flanke 1 = neg. Flanke Bit 0, 1, 4, 5, 6, 7 = 0 Rev. B: Bit 0: IP-0, Bit 1: IP-1: 0 = pos. Flanke 1 = neg. Flanke Bit 2 bis 7 = 0
02h	R8	Interrupt-Pending lesen (Bitzuordnung s.o.) (Bit = 1: Interrupt-Pending, 0: nicht)

nach Reset sind alle Bits = 0

Verwendung der on-board Interrupts

Int.-Nr.	IRQ-	Funktion
80h	0	IP-0: Externer Interrupt-Eingang (an St1), aktive Flanke programmierbar
81h	1	IP-1: Externer Interrupt-Eingang (an St1), aktive Flanke programmierbar
82h	2	PC-RBF: von PC-Schnittstelle (Receive Buffer Full)
83h	3	TIMER-A: von Ausgang Timer A
84h	4	Überlauf des Aufwärtszählers, auch bei Frequenz-, Pulsbreiten- und Periodendauermessung (Timer/Counter B)
85h	5	Überlauf des Abwärtszählers bzw. Messungsende bei Frequenz-, Pulsbreiten- und Periodendauermessung (Timer/Counter B)
86h	6	SIO-RBF: serielle Schnittstelle, Empfangsteil (Reveive Buffer Full)
02h	7	NMI, Watchdog

Timer/Counter A und B

Adresse	Zugriff	Funktion
82h	W8	Basistakt für beide Timer einstellen 0 = CPU-Takt /12 1 = CPU-Takt /16 2 = CPU-Takt /20 3 = CPU-Takt /32
07h	W8	Betriebsart für beide Timer einstellen Bit 0 bis 2: Mode für Timer/Counter B 0 = Ereigniszähler 1 = Frequenzmessung (Gate von TA o. IP-2) 2 = Pulsbreitenmessung 3 = Periodendauermessung 4 = Timer 5 = Inkrementalgeberinterface /1 6 = Inkrementalgeberinterface /2 7 = Inkrementalgeberinterface /4 Bit 3 (nur für Timer B in Mode 0, 2 und 3): 0 = pos. Flanke bzw. Puls 1 = neg. Flanke bzw. Puls Bit 4 (nur für Timer B in Mode 1): 0 = Referenzzeit von Timer A 1 = Referenzzeit von IP-2 Bit 5 (nur für Timer A): 0 = Stop und Reset, 1 = Run Bit 6 (nur für Timer B): 0 = Stop und Reset, 1 = Run (Data für Timer B erst nach Start laden) Bit 7 (nur für Timer-B in Mode 4): 0 = Timer wird nur von Bit 6 gesteuert 1 = Timer wird durch Flanke an IP-0 gestartet (wenn Bit 6 = 1) und kann durch Rücksetzen von Bit 6 gestoppt werden. Die Polarität der Flanke wird im Interrupt-Controller eingestellt.
0ah	W8	Digitalen Meßeingang anwählen (nur für Timer B in Mode 0, 1, 2 und 3): 0 = IP-8, 1 = IP-9, ..., 7 = IP-15
0ch	W16	12 Bit-Timer A Data laden (wird erst geladen, wenn Timer auf Null läuft)

C

Adresse	Zugriff	Funktion
0ah	W16	16 Bit-Timer B Data laden (nur in Mode 4, wird erst geladen, wenn Timer auf Null läuft)
08h	W8x	Übernahme des aktuellen Zählerstandes Timer B in Latch (nur in Mode 0, 5, 6 und 7). In den Modes 1, 2 und 3 kann nicht per Software gelatcht werden. In Mode 4 kann der Timer nicht gelatcht werden. In den Modes 5, 6 und 7 kann auch durch eine Flanke an IP-0 gelatcht werden. Die Polarität der Flanke wird im Interrupt-Controller eingestellt.
04h	R16	Auslesen des Latches von Timer B. In den Modes 5, 6 und 7 steht im Low-Byte der Zählerstand für abwärts, im High-Byte für aufwärts zählen.

Nach Reset sind alle Bits = 0

Digitale Ein- und Ausgänge

Adresse	Zugriff	Funktion
01h	W8	Mode (für digitale Ein- und Ausgänge) Bit-0: 0 = Ausgänge hochohmig 1 = Ausgangszustände aktivieren Bit-1: 0 = Eingänge per Software latchen 1 = Eingänge auch über IP-0 latchen (die aktive Flanke siehe Bit 2) Bit-2: 0 = pos. Flanke an IP-0 zum Latchen 1 = neg. Flanke an IP-0 zum Latchen Bit-3 bis 7: reserviert (= 0 setzen)
00h	W8	Ausgangszustände setzen Bit-0 = OP-0 bis Bit 7 = OP-7
02h	W8x	Eingangszustände IP-0 bis IP-15 latchen
00h	R16	Eingangszustände IP-0 bis IP-15 aus Latch lesen

Analoge Eingänge

Adresse	Zugriff	Funktion
40h	W8	Konfigurationsregister 1 Bit-0: 0 = Messen 1 = Abgleich (= interne Prüfspannungen messen) Bit-1: Reserviert (immer auf 0 setzen) Bit-2 Bit-3 Clock des ADC (immer = 0) 0 0 CPU-Clock/2 Bit-4: 0 = in Konf.-Reg. 3 eingestellten Kanal messen 1 = Kanal nach jeder Messung + 1 (Autoinkrement) (nicht im Mode 'Abgleich') Bit-5: Reserviert (immer auf 0 setzen) Bit-6: Reserviert (immer auf 1 setzen) Bit-7: Reserviert (immer auf 0 setzen)
41h	W8	Konfigurationsregister 2 Bit-0: 0 = single-ended Eingang 1 = Differenzeingang Bit 6 5 4 3 2 1 Meßbereich 0 0 0 0 0 0 ±10 V 0 0 0 0 0 1 ±5 V 0 0 1 0 0 1 ±2,5 V 0 1 0 0 0 1 ±1,25 V 0 1 1 0 0 1 ±0,625 V 1 0 0 0 0 1 ±0,3125 V 0 0 0 0 1 1 0 bis 10 V 0 0 1 0 1 1 0 bis 5 V 0 1 0 0 1 1 0 bis 2,5 V 0 1 1 0 1 1 0 bis 1,25 V 1 0 0 0 1 1 0 bis 0,625 V 0 0 0 1 1 1 -10 bis 0 V 0 0 1 1 1 1 -5 bis 0 V 0 1 0 1 1 1 -2,5 bis 0 V 0 1 1 1 1 1 -1,25 bis 0 V 1 0 0 1 1 1 -0,625 bis 0 V Bit-7: 0 = Wandlung wird durch Auslesen des Wandlers gestartet (ohne Auto-Start). 1 = Wandlung wird durch Beschreiben des Konfigurationsregisters #3 gestartet (Auto-Start). Ist zusätzlich Bit-4 im Konfigurationsregister 1 (40h) gesetzt, wird automatisch mit Timer-A gestartet.

C

Adresse	Zugriff	Funktion
		In dieser Betriebsart kann die serielle Schnittstelle nicht benutzt werden. Somit kann auch kein Remote-Debugging ausgeführt werden.
42h	W8	Konfigurationsregister 3 (Kanal anwählen) Im Mode "Auto-Start" (siehe Konfigurationsregister 2, Bit-7) wird mit dem Setzen des Kanals automatisch die Wandlung gestartet. In den Modes "Auto-Inkrement" (siehe Konfigurationsregister 1, Bit-4) und "Auto-Start" wird nach jedem Anwählen eines Kanals der Settle-Timer gestartet, so daß die Einschwingzeiten der Multiplexer berücksichtigt werden können. Bit-0 bis Bit-3: Eingangskanal (bzw. Endkanal bei Autoinkr.) - 0 bis 15 bei massebezogenen Eingängen - 0 bis 7 bei Differenzeingängen - 0 bis 7 im Abgleich-Mode (Konf.-Reg. 1 Bit-0 = 1): 0: Ground am Eingang der Karte 1: Ground am Eingang des ADC 2: +5 Volt Referenz am Eingang der Karte 3: Ausgangsspannung von DA-0 zurücklesen 4: Ausgangsspannung von DA-1 zurücklesen 5: Temperatursensor am ADC lesen 6: Reserviert für SORCUS 7: -5 Volt Referenz am Eingang der Karte Bit-4 bis Bit-7: Reserviert (immer auf 0 setzen)
43h	R8	Status der Wandlung Bit-1: 0 = Wandlung oder Settle-Timer läuft 1 = Wandlung beendet, Meßwert im A/D-Wandler gültig
43h	W8	Settle-Timer setzen, angegeben wird die Anzahl von CPU-Takten (7-Bit Timer, Bit-7 = 0 setzen)
44h	W8	Korrekturfaktor für Gain einstellen (Bestimmung siehe Kap. 3)
45h	W8	Korrekturfaktor für Offset einstellen (Bestimmung siehe Kap. 3)
40h	R16	Ergebnis der Wandlung lesen. Falls im Konfigurationsregister 2 das Bit-7 gelöscht ist (kein Auto-Start), so wird mit diesem Zugriff die Wandlung direkt gestartet, und so lange gewartet, bis die Wandlung fertig ist. Als Ergebnis wird ein Zweierkomplementwert geliefert.

Analoge Ausgänge

Adresse	Zugriff	Funktion
46h	W8	Konfiguration von DA-0: Bit-0 Bit-1: Ausgangsbereich 0 0 0 - 5 V 1 0 0 - 10 V 0 1 ±5 V und 0..20 mA (Einst. nach Reset) 1 1 ±10 V Bit-2: 0 = Ausgabewert nicht aktivieren 1 = Ausgabewert von DA-0 und DA-1 durch Setzen von DA-0 aktivieren Bit-3 bis Bit-7: Reserviert (immer auf 0 setzen)
47h	W8	Konfiguration von DA-1: Bit-0 Bit-1: Ausgangsbereich 0 0 0 - 5 V 1 0 0 - 10 V 0 1 ±5 V und 0..20 mA (Einst. nach Reset) 1 1 ±10 V Bit-2: 0 = Ausgabewert nicht aktivieren 1 = Ausgabewert von DA-0 und DA-1 durch Setzen von DA-1 aktivieren Bit-3 bis Bit-7: Reserviert (immer auf 0 setzen)
48h	W16	DA-0 setzen. Es muß ein vorzeichenbehafteter Integer (2er Komplement) übergeben werden. Die Zuordnung der Ausgabedaten zu den Spannungsbereichen finden Sie in Kapitel 3. Zur Aktivierung des Ausgabewertes siehe Konfiguration von DA-0 bzw. DA-1. Ausgabewert wird automatisch auf min./max. Wert begrenzt.
4ah	W16	DA-1 setzen. Es muß ein vorzeichenbehafteter Integer (2er Komplement) übergeben werden. Die Zuordnung der Ausgabedaten zu den Spannungsbereichen finden Sie in Kapitel 3. Zur Aktivierung des Ausgabewertes siehe Konfiguration von DA-0 bzw. DA-1. Ausgabewert wird automatisch auf min./max. Wert begrenzt.

Serielle Schnittstelle (nur Multi-LAB/2i und /2h)

Die serielle Schnittstelle ist eine asynchrone RS-232 Schnittstelle mit 1 Startbit, 1 Stopbit, 8 Datenbits ohne Parität. Diese Parameter sind fest eingestellt. Die Schnittstelle kann nicht gleichzeitig senden und empfangen!

! *Falls die Analogeingänge im Mode 'Autostart und Autoinkrement' (Start der Wandlung durch Timer-A) betrieben werden, kann die serielle Schnittstelle nicht benutzt werden. Somit kann auch kein Remote-Debugging ausgeführt werden.*

Adresse	Zugriff	Funktion		
0eh	W8	Baudrate:	0:	38,4 KBaud
			1:	19,2 KBaud
			2:	9,6 KBaud
			3:	153,6 KBaud
4eh (0fh)	W8	Sendebuffer. Der Sendebuffer darf erst dann beschrieben werden, wenn das Bit-3 im Schnittstellen-Status-Register auf 1 steht. Während des Sendens ist dieses Bit = 0.		
44h (06h)	R8	Empfangsbuffer. Der Empfangsbuffer enthält erst dann ein gültiges Zeichen, wenn das Bit-2 des Schnittstellen-Status-Registers auf 0 gegangen ist.		
45h (07h)	R8	Schnittstellen-Status:		
			Bit-0:	Zustand der seriellen Empfangsleitung (RS-232)
			Bit-1:	Zustand der seriellen Sendeleitung (RS-232)
			Bit-2:	0 = Zeichen empfangen
				1 = kein Zeichen empfangen
			Bit-3:	0 = Zeichen ist noch nicht gesendet
				1 = Zeichen wurde komplett gesendet
			Bit-4:	Zustand des Stoppbits nach dem Empfang eines Zeichens. Es sollte immer auf 1 stehen.

(xxh) Die Adreßangabe in Klammern gilt für Multi-LAB/2 Rev. A.

Versions- und Bestückungsdaten

Adresse	Zugriff	Funktion
03h	R8	Version von IC-21 und Kartentyp: Bit-0 bis Bit-5: Version von Gate-Array IC-21 Bit-6, Bit-7: Kartentyp 0 0 Multi-LAB/2h 1 0 Multi-LAB/2a 0 1 Multi-LAB/2d 1 1 Multi-LAB/2i
8bh	R8	Version von Gate-Array IC-16
42h	R8	Version von Gate-Array IC-14 und Leiterplattenrevision lesen Bit-0 bis Bit-3: Version von Gate-Array IC-14 Bit-4 bis Bit 7: Leiterplattenrevision (0=A, 1=B, ...)

LED (on-board) mit zusätzlichem ext. Ausgang an St1

Adresse	Zugriff	Funktion
83h (06h)	W8	LED ein/aus Bit 0 = 0: LED aus, Bit 0 = 1: LED ein Bit 1 bis 7: reserviert (= 0 setzen)

(xxh) Die Adreßangabe in Klammern gilt für Multi-LAB/2 Rev. A.

C

EEPROM (nur Multi-LAB/2i und /2h)

Adresse	Zugriff	Funktion
4ch	W8	EEPROM Chip Enable Bit 0 = 0: Disable, Bit 0 = 1: Enable Bit 1 bis 7: reserviert (= 0 setzen)
42h	W8	EEPROM Clock und Data schreiben Bit-0: Data Bit-1: Clock Bit-2 bis Bit-7: reserviert (=0 setzen)
43h	R8	EEPROM Data lesen (nur Bit 0 ist gültig)

Watchdog (ab Rev. B) und NMI (nur Multi-LAB/2i und /2h)

Der Watchdog löst, wenn er nicht nachgetriggert wird, nach einer einstellbaren Zeit einen NMI aus.

Adresse	Zugriff	Funktion
06h	W8	Bit-0 Bit-1: Retriggerzeit des Watchdogs 0 0 512 µs 1 0 1024 µs 0 1 2048 µs 1 1 4096 µs Bit-7: 0 = NMI disable (Einstellung nach Reset) 1 = NMI enable Bit-6: 0 = Auto-Refresh off, Refresh per Software (nach Reset) 1 = Auto-Refresh on Bit-2 bis Bit-5: Reserviert (immer auf 0 setzen)
0fh	W8x	Retrigger Watchdog